(19)中华人民共和国国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 109461424 A
(43)申请公布日 2019.03.12

(21)申请号 201910054254.4

(22)申请日 2019.01.21

(71)申请人 惠科股份有限公司
地址 518000 广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房1、2、3栋,九州阳光1号厂房5、7楼

(72)发明人 吴川

(74)专利代理机构 深圳中一专利商标事务所 44237
代理人 高星

(51)Int.Cl.
G09G 3/36(2006.01)
G09G 3/3266(2016.01)
G09G 3/3225(2016.01)

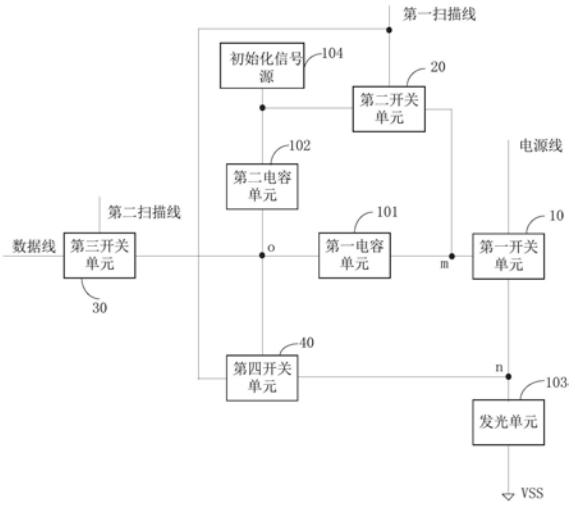
权利要求书2页 说明书7页 附图5页

(54)发明名称

一种显示面板的驱动电路、驱动方法及显示装置

(57)摘要

本申请实施例属于显示技术领域,提供了一种显示面板的驱动电路、驱动方法及显示装置,第一扫描线提供的第一扫描信号对第一开关单元和第四开关单元进行控制,第二扫描线提供的第二扫描信号通过控制第三开关单元的导通和关断对数据信号进行控制,通过初始化信号源提供初始化电压信号对驱动电路进行初始化,从而控制数据线提供的数据电压信号对第一电容单元和第二电容单元进行充电,以及电源线提供的电源电压信号对发光单元的驱动,使得流过发光单元的电流不受驱动单元的阈值电压的影响,避免了发光单元出现显示不均的问题。



CN 109461424 A

1.一种显示面板的驱动电路,其特征在于,包括:

第一开关单元,所述第一开关单元的输入端与电源线连接,其中,所述电源线设置为提供电源电压信号;

初始化信号源,设置为提供初始化电压信号;

第二开关单元,所述第二开关单元的控制端与第一扫描线连接,所述第二开关单元的输入端与初始化信号源连接,所述第二开关单元的输出端与所述第一开关单元的控制端连接,其中,所述第一扫描线设置为提供第一扫描信号,所述第二开关单元设置为接收所述第一扫描信号,并根据所述第一扫描信号对所述初始化电压信号的导通和关断进行控制;

第三开关单元,所述第三开关单元的输入端与数据线连接,所述第三开关单元的控制端与第二扫描线连接,其中,所述数据线设置为提供数据信号,所述第二扫描线设置为提供第二扫描信号,所述第三开关单元用于接收所述第二扫描信号,并根据所述第二扫描信号对所述数据信号的导通和关断进行控制;

发光单元,所述发光单元的第一端与所述第一开关单元的输出端连接,所述发光单元的第二端接公共电极;

第一电容单元,所述第一电容单元的第一端与所述第一开关单元的控制端连接,所述第一电容单元的第二端与所述第三开关单元的输出端连接;

第二电容单元,所述第二电容的第一端与所述第三开关单元的输出端连接,所述第二电容单元的第二端与所述初始化信号源连接;以及

第四开关单元,所述第四开关单元的控制端与所述第一扫描线连接,所述第四开关单元的输入端与所述第三开关单元的输出端连接,所述第四开关单元的输出端与所述发光单元的第一端连接。

2.如权利要求1所述的显示面板的驱动电路,其特征在于,所述第一开关单元、所述第二开关单元、所述第三开关单元以及所述第四开关单元为电子开关管。

3.如权利要求2所述的显示面板的驱动电路,其特征在于,所述电子开关管为N型薄膜晶体场效应管;

所述N型薄膜晶体场效应管的漏极为所述电子开关管的输入端,所述N型薄膜晶体场效应管的源极为所述电子开关管的输出端,所述N型薄膜晶体场效应管的栅极为所述电子开关管的控制端。

4.如权利要求1所述的显示面板的驱动电路,其特征在于,所述第一电容单元包括第一电容,所述第一电容的第一端作为所述第一电容单元的第一端,所述第一电容的第二端作为所述第一电容单元的第二端。

5.如权利要求1所述的显示面板的驱动电路,其特征在于,所述第二电容单元包括第二电容,所述第二电容的第一端作为所述第二电容单元的第一端,所述第二电容的第二端作为所述第二电容单元的第二端。

6.如权利要求1所述的显示面板的驱动电路,其特征在于,所述发光单元包括微发光二极管,所述微发光二极管的阳极为所述发光单元的第一端,所述微发光二极管的阴极为所述发光单元的第二端。

7.如权利要求2所述的显示面板的驱动电路,其特征在于,所述电子开关管为多晶硅薄膜晶体管、非晶硅薄膜晶体管、氧化锌基薄膜晶体管或有机薄膜晶体管中的任意一项。

8.一种如权利要求1-7中任一项所述的显示面板的驱动电路的驱动方法，其特征在于，所述驱动方法包括：

在初始化阶段，将所述第一扫描信号设置为高电平，将所述第二扫描信号设置为低电平，将所述电源电压信号设置为低电平电源信号，将所述初始化电压信号设置为高电平，将所述数据电压信号设置为第一数据电压；

在阈值电压补偿阶段，将所述第一扫描信号设置为高电平，将所述第二扫描信号设置为低电平，将所述电源电压信号设置为高电平电源信号，将所述初始化电压信号设置为高电平，将所述数据电压信号设置为第一数据电压；

在充电阶段，将所述第一扫描信号设置为低电平，将所述第二扫描信号设置为高电平，将所述电源电压信号设置为低电平电源信号，将所述初始化电压信号设置为低电平，将所述数据电压信号设置为第二数据电压；

在发光阶段，将所述第一扫描信号和所述第二扫描信号设置为低电平，将所述电源电压信号设置为高电平电源信号，将所述初始化电压信号设置为低电平，将所述数据电压信号设置为第一数据电压。

9.如权利要求8所述的驱动方法，其特征在于，所述驱动方法还包括：

在所述初始化阶段，将所述第一电源电压信号的电压设置为小于所述发光单元的工作电压。

10.一种显示装置，其特征在于，包括：

显示面板；以及

控制单元，与所述显示面板电性连接，其中，所述控制单元包括如权利要求1～7任一项所述的驱动电路。

一种显示面板的驱动电路、驱动方法及显示装置

技术领域

[0001] 本申请实施例属于显示技术领域，尤其涉及一种显示面板的驱动电路、驱动方法及显示装置。

背景技术

[0002] 随着显示技术的不断发展，液晶面板、显示器等显示设备不断向着高分辨率、大屏化、低功耗、低成本的方向发展。液晶面板包括成行和成列的像素单元，在液晶面板工作时，栅极驱动信号控制像素单元中的薄膜晶体管(Thin Film Transistor，TFT)的开启和关闭，从而完成液晶面板的行扫描，实现液晶面板显示图像的功能，为了提升显示效果，通常对显示面板采用主动阵列LED驱动电路进行驱动。

[0003] 然而，由于薄膜晶体管在长时间的栅极应力(gate stress)下会因为阈值电压的漂移而使得薄膜晶体管的电流发生漂移，从而导致微发光二极管出现显示不均的问题。

[0004] 申请内容

[0005] 本申请实施例提供一种显示面板的驱动电路、驱动方法及显示装置，旨在解决由于薄膜晶体管在长时间的栅极应力(gate stress)下会因为阈值电压的漂移而使得薄膜晶体管的电流发生漂移，从而导致微发光二极管出现显示不均的问题。

[0006] 本申请实施例提供了一种显示面板的驱动电路，包括：

[0007] 第一开关单元，所述第一开关单元的输入端与电源线连接，其中，所述电源线设置为提供电源电压信号；

[0008] 初始化信号源，设置为提供初始化电压信号；

[0009] 第二开关单元，所述第二开关单元的控制端与第一扫描线连接，所述第二开关单元的输入端与初始化信号源连接，所述第二开关单元的输出端与所述第一开关单元的控制端连接，其中，所述第一扫描线设置为提供第一扫描信号，所述第二开关单元设置为接收所述第一扫描信号，并根据所述第一扫描信号对所述初始化电压信号的导通和关断进行控制；

[0010] 第三开关单元，所述第三开关单元的输入端与数据线连接，所述第三开关单元的控制端与第二扫描线连接，其中，所述数据线设置为提供数据信号，所述第二扫描线设置为提供第二扫描信号，所述第三开关单元用于接收所述第二扫描信号，并根据所述第二扫描信号对所述数据信号的导通和关断进行控制；

[0011] 发光单元，所述发光单元的第一端与所述第一开关单元的输出端连接，所述发光单元的第二端接公共电极；

[0012] 第一电容单元，所述第一电容单元的第一端与所述第一开关单元的控制端连接，所述第一电容单元的第二端与所述第三开关单元的输出端连接；

[0013] 第二电容单元，所述第二电容的第一端与所述第三开关单元的输出端连接，所述第二电容单元的第二端与所述初始化信号源连接；以及

[0014] 第四开关单元，所述第四开关单元的控制端与所述第一扫描线连接，所述第四开

关单元的输入端与所述第三开关单元的输出端连接，所述第四开关单元的输出端与所述发光单元的第一端连接。

[0015] 可选的，所述第一开关单元、所述第二开关单元、所述第三开关单元以及所述第四开关单元为电子开关管。

[0016] 可选的，所述电子开关管为N型薄膜晶体场效应管；

[0017] 所述N型薄膜晶体场效应管的漏极为所述电子开关管的输入端，所述N型薄膜晶体场效应管的源极为所述电子开关管的输出端，所述N型薄膜晶体场效应管的栅极为所述电子开关管的控制端。

[0018] 可选的，所述第一电容单元包括第一电容，所述第一电容的第一端作为所述第一电容单元的第一端，所述第一电容的第二端作为所述第一电容单元的第二端。

[0019] 可选的，所述第二电容单元包括第二电容，所述第二电容的第一端作为所述第二电容单元的第一端，所述第二电容的第二端作为所述第二电容单元的第二端。

[0020] 可选的，所述发光单元包括微发光二极管，所述微发光二极管的阳极为所述发光单元的第一端，所述微发光二极管的阴极为所述发光单元的第二端。

[0021] 可选的，所述电子开关管为多晶硅薄膜晶体管、非晶硅薄膜晶体管、氧化锌基薄膜晶体管或有机薄膜晶体管中的任意一项。

[0022] 本申请实施例还提供了一种上述任一项驱动电路的驱动方法，所述驱动方法包括：

[0023] 在初始化阶段，将所述第一扫描信号设置为高电平，将所述第二扫描信号设置为低电平，将所述电源电压信号设置为低电平电源信号，将所述初始化电压信号设置为高电平，将所述数据电压信号设置为第一数据电压；

[0024] 在阈值电压补偿阶段，将所述第一扫描信号设置为高电平，将所述第二扫描信号设置为低电平，将所述电源电压信号设置为高电平电源信号，将所述初始化电压信号设置为高电平，将所述数据电压信号设置为第一数据电压；

[0025] 在充电阶段，将所述第一扫描信号设置为低电平，将所述第二扫描信号设置为高电平，将所述电源电压信号设置为低电平电源信号，将所述初始化电压信号设置为低电平，将所述数据电压信号设置为第二数据电压；

[0026] 在发光阶段，将所述第一扫描信号和所述第二扫描信号设置为低电平，将所述电源电压信号设置为高电平电源信号，将所述初始化电压信号设置为低电平，将所述数据电压信号设置为第一数据电压。

[0027] 可选的，所述驱动方法还包括：

[0028] 在所述初始化阶段，将所述第一电源电压信号的电压设置为小于所述发光单元的工作电压。

[0029] 本申请的另一实施例还提供一种显示装置，包括：

[0030] 显示面板；以及

[0031] 控制单元，与所述显示面板电性连接，其中，所述控制单元包括如上述任一项实施例所述的驱动电路。

[0032] 本申请实施例提供了一种显示面板的驱动电路、驱动方法及显示装置，第一扫描线提供的第一扫描信号对第一开关单元和第四开关单元进行控制，第二扫描线提供的第二

扫描信号通过控制第三开关单元的导通和关断对数据信号进行控制，通过初始化信号源提供初始化电压信号对驱动电路进行初始化，从而控制数据线提供的数据电压信号对第一电容单元和第二电容单元进行充电，以及电源线提供的电源电压信号对发光单元的驱动，使得流过发光单元的电流不受驱动单元的阈值电压的影响，避免了发光单元出现显示不均的问题。

附图说明

[0033] 为了更清楚地说明本申请实施例中的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图是本申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0034] 图1为本申请的一个实施例提供的显示面板的驱动电路的结构示意图；

[0035] 图2为本申请的另一个实施例提供的显示面板的驱动电路的结构示意图；

[0036] 图3为本申请的一个实施例提供的驱动方法的流程示意图；

[0037] 图4为本申请一个实施例提供的驱动方法的驱动时序示意图；

[0038] 图5为本申请的一个实施例提供的显示装置的结构示意图。

具体实施方式

[0039] 为了使本技术领域的人员更好地理解本申请方案，下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚地描述，显然，所描述的实施例是本申请一部分的实施例，而不是全部的实施例。基于本申请中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都应当属于本申请保护的范围。

[0040] 本申请的说明书和权利要求书及上述附图中的术语“包括”以及它们任何变形，意图在于覆盖不排他的包含。例如包含一系列步骤或单元的过程、方法或系统、产品或设备没有限定于已列出的步骤或单元，而是可选地还包括没有列出的步骤或单元，或可选地还包括对于这些过程、方法、产品或设备固有的其它步骤或单元。此外，术语“第一”、“第二”和“第三”等是用于区别不同对象，而非用于描述特定顺序。

[0041] 图1为本申请的一个实施例提供的显示面板的驱动电路的结构示意图。如图1所示，本实施例中的显示面板的驱动电路包括：

[0042] 第一开关单元10，所述第一开关单元10的输入端与电源线连接，其中，所述电源线设置为提供电源电压信号；

[0043] 初始化信号源104，设置为提供初始化电压信号；

[0044] 第二开关单元20，所述第二开关单元20的控制端与第一扫描线连接，所述第二开关单元20的输入端与初始化信号源连接，所述第二开关单元20的输出端与所述第一开关单元10的控制端连接，其中，所述第一扫描线设置为提供第一扫描信号，所述第二开关单元20设置为接收所述第一扫描信号，并根据所述第一扫描信号对所述初始化电压信号的导通和关断进行控制；

[0045] 第三开关单元30，所述第三开关单元30的输入端与数据线连接，所述第三开关单元30的控制端与第二扫描线连接，其中，所述数据线设置为提供数据信号，所述第二扫描线

设置为提供第二扫描信号，所述第三开关单元30用于接收所述第二扫描信号，并根据所述第二扫描信号对所述数据信号的导通和关断进行控制；

[0046] 发光单元103，所述发光单元的第一端与所述第一开关单元的输出端连接，所述发光单元的第二端接公共电极；

[0047] 第一电容单元101，所述第一电容单元101的第一端与所述第一开关单元10的控制端连接，所述第一电容单元101的第二端与所述第三开关单元30的输出端连接；

[0048] 第二电容单元102，所述第二电容102的第一端与所述第三开关单元30的输出端连接，所述第二电容单元102的第二端与所述初始化信号源连接；以及

[0049] 第四开关单元40，所述第四开关单元40的控制端与所述第一扫描线连接，所述第四开关单元40的输入端与所述第三开关单元30的输出端连接，所述第四开关单元40的输出端与所述发光单元103的第一端连接。

[0050] 在一个实施例中，所述第一开关单元10、所述第二开关单元20、所述第三开关单元30以及所述第四开关单元40为电子开关管。

[0051] 在一个实施例中，所述电子开关管为N型薄膜晶体场效应管；

[0052] 所述N型薄膜晶体场效应管的漏极为所述电子开关管的输入端，所述N型薄膜晶体场效应管的源极为所述电子开关管的输出端，所述N型薄膜晶体场效应管的栅极为所述电子开关管的控制端。

[0053] 图2为本申请的另一个实施例提供的显示面板的驱动电路的结构示意图。参见图2，在一个实施例中，所述第一电容单元101包括第一电容C1，所述第一电容C1的第一端作为所述第一电容单元101的第一端，所述第一电容C1的第二端作为所述第一电容单元101的第二端。

[0054] 在一个实施例中，第一电容单元101还可以为多个电容的串联或者并联，例如，多个串联的电容的第一端作为第一电容单元101的第一端，多个串联的电容的第二端作为第一电容单元101的第二端。

[0055] 参见图2，在一个实施例中，所述第二电容单元102包括第二电容，所述第二电容C2的第一端作为所述第二电容单元102的第一端，所述第二电容C2的第二端作为所述第二电容单元102的第二端。

[0056] 在一个实施例中，第二电容单元102还可以为多个电容的串联或者并联，例如，多个串联的电容的第一端作为第二电容单元102的第一端，多个串联的电容的第二端作为第二电容单元102的第二端。

[0057] 参见图2，在一个实施例中，所述发光单元103包括微发光二极管uLED，所述微发光二极管uLED的阳极为所述发光单元103的第一端，所述微发光二极管uLED的阴极为所述发光单元103的第二端。

[0058] 参见图2，在一个实施例中，第一开关单元10包括第一薄膜晶体管M1，第一薄膜晶体管M1的漏极为第一开关单元10的输入端，第一薄膜晶体管M1的源极为第一开关单元10的输出端，第一薄膜晶体管M1的栅极为第一开关单元10的控制端。

[0059] 参见图2，在一个实施例中，第二开关单元20包括第二薄膜晶体管M2，第二薄膜晶体管M2的漏极为第二开关单元20的输入端，第二薄膜晶体管M2的源极为第二开关单元20的输出端，第二薄膜晶体管M2的栅极为第二开关单元20的控制端。

[0060] 参见图2,在一个实施例中,第三开关单元30包括第三薄膜晶体管M3,第三薄膜晶体管M3的漏极为第三开关单元30的输入端,第三薄膜晶体管M3的源极为第三开关单元30的输出端,第三薄膜晶体管M3的栅极为第三开关单元30的控制端。

[0061] 参见图2,在一个实施例中,第四开关单元40包括第四薄膜晶体管M4,第四薄膜晶体管M4的漏极为第四开关单元40的输入端,第四薄膜晶体管M4的源极为第四开关单元40的输出端,第四薄膜晶体管M4的栅极为第四开关单元40的控制端。

[0062] 在一个实施例中,将第三开关单元30的输出端设为节点o,将第一开关单元的控制端设为节点m,将发光单元103的第一端设为节点n。

[0063] 在一个实施例中,公共电极VSS设置为提供一个预设的电压信号,该电压信号用于提高驱动电路的稳定性。

[0064] 在一个实施例中,公共电极VSS可以直接接地。

[0065] 图3为本申请的一个实施例提供的一种上述任一项实施例的驱动电路的驱动方法的流程示意图。如图3所示,本实施例中的驱动方法包括:

[0066] 在初始化阶段,将所述第一扫描信号设置为高电平,将所述第二扫描信号设置为低电平,将所述电源电压信号设置为低电平电源信号,将所述初始化电压信号设置为高电平,将所述数据电压信号设置为第一数据电压;

[0067] 在阈值电压补偿阶段,将所述第一扫描信号设置为高电平,将所述第二扫描信号设置为低电平,将所述电源电压信号设置为高电平电源信号,将所述初始化电压信号设置为高电平,将所述数据电压信号设置为第一数据电压;

[0068] 在充电阶段,将所述第一扫描信号设置为低电平,将所述第二扫描信号设置为高电平,将所述电源电压信号设置为低电平电源信号,将所述初始化电压信号设置为低电平,将所述数据电压信号设置为第二数据电压;

[0069] 在发光阶段,将所述第一扫描信号和所述第二扫描信号设置为低电平,将所述电源电压信号设置为高电平电源信号,将所述初始化电压信号设置为低电平,将所述数据电压信号设置为第一数据电压。

[0070] 在一个实施例中,所述驱动方法还包括:

[0071] 在所述初始化阶段,将所述第一电源电压信号的电压设置为小于所述发光单元的工作电压。

[0072] 图4为本申请一个实施例提供的驱动方法的驱动时序示意图。如图4所示,在对上述实施例中的显示面板的驱动电路的驱动过程中,整个驱动过程分为四个阶段,包括初始化阶段T1、阈值电压补偿阶段T2、充电阶段T3以及发光阶段T4。

[0073] 具体的,一帧时间T＝(T1+T2+T3+T4)·t,t为扫描线的数目,也就是一帧画面扫描的次数,若扫描频率为60HZ,则一帧时间T＝1/60＝16.7ms,若扫描频率为120HZ,则一帧时间T＝1/120＝8.33ms,例如,对于高解析度(High Definition,HD)1366*768,有768条gate线,t＝768,对应的T1+T2+T3+T4＝21.7μs(60HZ情况,也可以为120HZ,120HZ对应扫描t＝10.85μs),对于全高清(Full High Definition,FHD)解析度,t＝1080,对应的T1+T2+T3+T4＝15.4μs,对于4K解析度,即4096×2160的像素分辨率,t＝2160,对应的T1+T2+T3+T4＝7.7μs。

[0074] 在初始化阶段T1,将第一扫描线提供的第一扫描信号设置为高电平VGH,将第二扫

描线提供的第二扫描信号设置为低电平VGL，此时，第二开关单元20和第四开关单元40导通，节点m的电压被初始化，初始化电压信号为高电平VREF，因此，节点m输入初始化电压信号，节点m的电压为Vm＝VREF，此时第一开关单元10导通，电源线提供的电源电压信号设置为低电平电源信号VDD_L，该低电平电源信号VDD_L小于发光单元103的工作电压，此时，发光单元103不工作，驱动电路完成初始化。

[0075] 在阈值电压补偿阶段T2，第一扫描信号保持高电平VGH，第二扫描信号保持低电平VGL，此时，第二开关单元20和第四开关单元40继续导通，电源电压信号变为高电平电源信号VDD_H，节点n的电压持续上升至Vn＝VREF-Vth1，其中，Vth1为第一开关单元10的阈值电压，由于第四开关单元是导通的，所以节点n与节点o相当于短路，此时节点o处的电压为Vo＝Vn，第一电容单元101两端的电压为Vm-Vo＝VREF-(VREF-Vth1)＝Vth1，因此，第一开关单元10的阈值电压Vth1写入到第一电容单元101中，第一开关单元10的阈值电压Vth1被存储在第一电容单元101中。

[0076] 在充电阶段T3，第一扫描信号变为低电平VGL，第二扫描信号变为高电平VGH，此时，第二开关单元20和第四开关单元40关断，节点m变为浮动状态，节点m和节点n之间断开，第三开关单元30导通，初始化电压信号设置为低电平，数据电压信号Data设置为第二数据电压Vdata，电源电压信号设置为低电平电源信号VDD_L，发光单元103处于关闭状态，由于第二扫描信号变为高电平VGH，第二数据电压Vdata写入到节点o，Vo＝Vdata，由于节点m处于浮动状态，因此，节点m的电压会因为第一电容单元101的耦合作用而被拉平，此时，Vm＝VREF+[Vdata-(VREF-Vth1)]＝Vdata+Vth1。

[0077] 在发光阶段T4，第一扫描信号保持低电平VGL，第二扫描信号从高电平VGH变为低电平VGL，此时，第二开关单元20、第三开关单元30以及第四开关单元40均关断，电源电压信号变为高电平电源信号VDD_H，第一开关单元10导通，节点n处的电压开始上升，流过发光单元103的电流IuLED为：

[0078] $IuLED＝1/2*k*[VDD_H+Vth1-VuLED-Vth1]^2＝1/2*k*[VDD_H-VuLED]^2$；

[0079] 其中，VData为第二数据电压，VuLED为发光单元103的工作电压，k为半导体层迁移率相关的一个常数，k＝u·Cox·W/L，u为半导体层的电子迁移率，Cox为薄膜晶体管器件的金属绝缘半导体(metal-insulator-semiconductor，MIS)结构的单位面积电容，W/L为TFT沟道的宽长比。

[0080] 由以上公式可知，流过发光单元103的电流IuLED是与第一开关单元10的阈值电压Vth1不相关的公式，此时，第一开关单元10作为驱动单元，第一电子开关管m1作为驱动开关管，因此，驱动开关管的阈值电压漂移对微发光二极管uLED的驱动电流IuLED无较大影响，从而可以得到高质量的显示图像。

[0081] 图5为本申请的一个实施例提供的显示装置的结构示意图。如图5所示，本实施例中的显示装置60，包括：

[0082] 显示面板60；以及

[0083] 控制单元61，控制单元61与显示面板60电性连接，其中，控制单元61包括如上述任一项的驱动电路610。

[0084] 在一个实施例中，显示装置60可以为设置有上述驱动电路610的任意类型的显示装置，例如液晶显示装置(Liquid Crystal Display，LCD)、有机电激光显示(Organic

Electroluminesence Display,OLED)显示装置、量子点发光二极管(Quantum Dot Light Emitting Diodes,QLED)显示装置或曲面显示装置等。

[0085] 在一个实施例中,显示面板62包括由多行像素和多列像素组成的像素阵列。

[0086] 在一个实施例中,控制单元61,可以通过通用集成电路,例如中央处理器(Central Processing Unit,CPU),或通过专用集成电路(Application Specific Integrated Circuit,ASIC)来实现。

[0087] 本申请实施例提供了一种显示面板的驱动电路、驱动方法及显示装置,第一扫描线提供的第一扫描信号对第一开关单元和第四开关单元进行控制,第二扫描线提供的第二扫描信号通过控制第三开关单元的导通和关断对数据信号进行控制,通过初始化信号源提供初始化电压信号对驱动电路进行初始化,从而控制数据线提供的数据电压信号对第一电容单元和第二电容单元进行充电,以及电源线提供的电源电压信号对发光单元的驱动,使得流过发光单元的电流不受驱动单元的阈值电压的影响,避免了发光单元出现显示不均的问题。

[0088] 本领域普通技术人员可以理解实现上述实施例方法中的全部或部分流程,是可以通过计算机程序来指令相关的硬件来完成,所述的程序可存储于一计算机可读取存储介质中,该程序在执行时,可包括如上述各方法的实施例的流程。其中,所述的存储介质可为磁碟、光盘、只读存储记忆体(Read-Only Memory,ROM)或随机存储记忆体(Random Access Memory,RAM)等。

[0089] 以上所述仅为本申请的可选的实施例而已,并不用以限制本申请,凡在本申请的精神和原则之内所作的任何修改、等同替换和改进等,均应包含在本申请的保护范围之内。

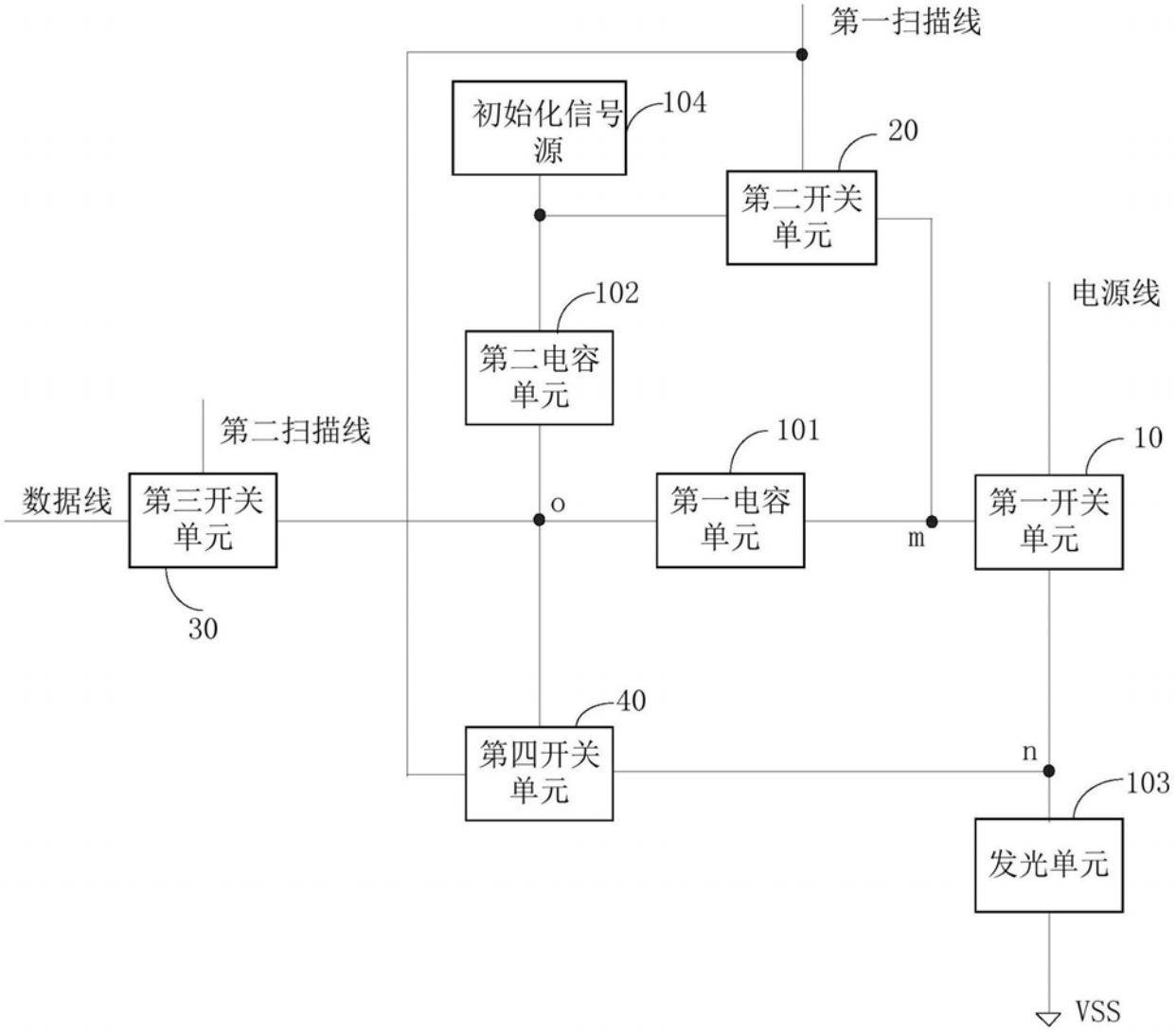

第一扫描线
初始化信号源
104
20
第二开关单元
102
第二电容单元
电源线
第二扫描线
101
10
数据线
第三开关单元
o
第一电容单元
m
第一开关单元
30
40
第四开关单元
n
103
发光单元
VSS

图1

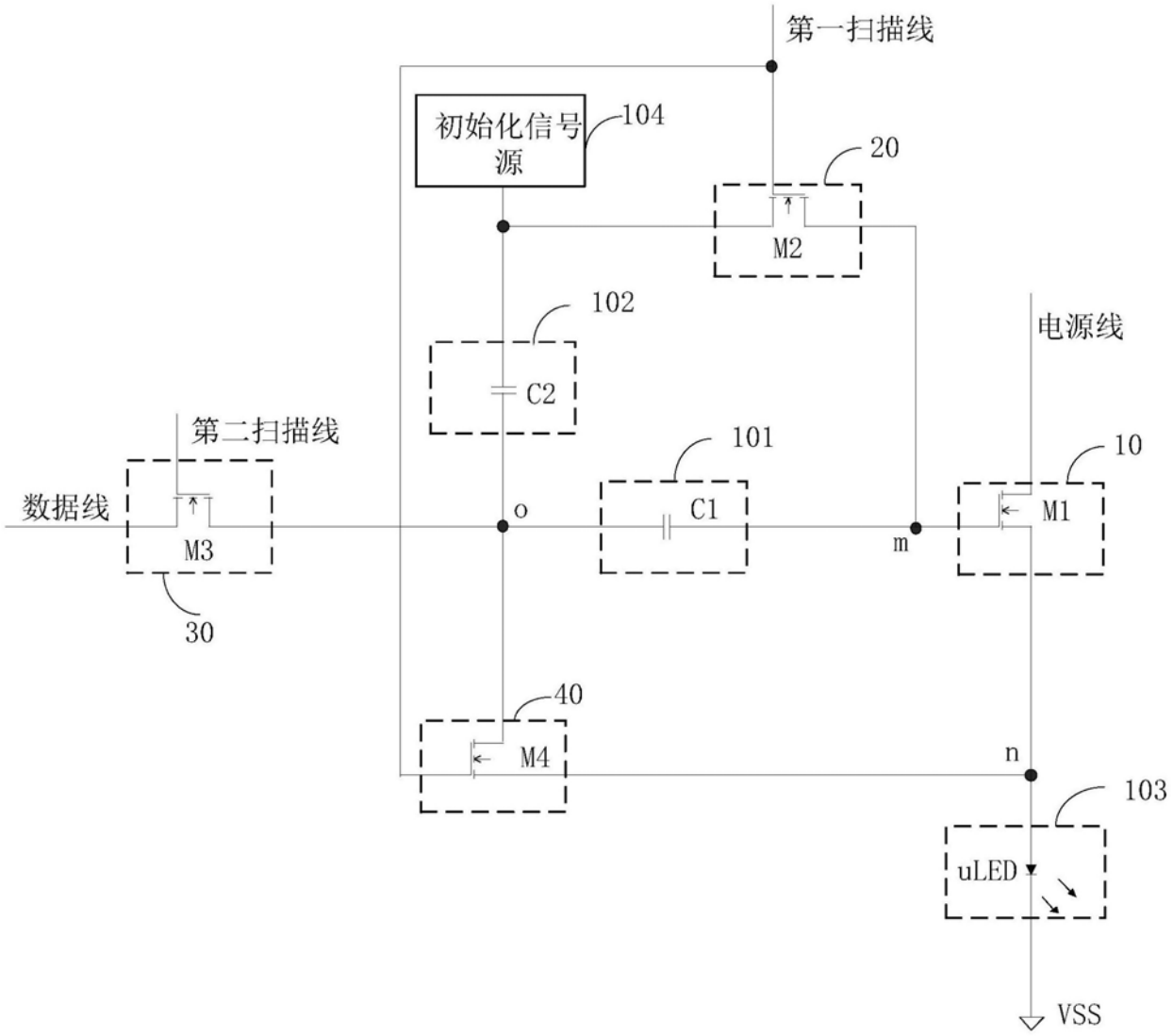

第一扫描线
初始化信号源
104
20
M2
102
C2
电源线
第二扫描线
101
10
数据线
o
C1
M1
m
M3
30
40
M4
n
103
uLED
VSS

图2

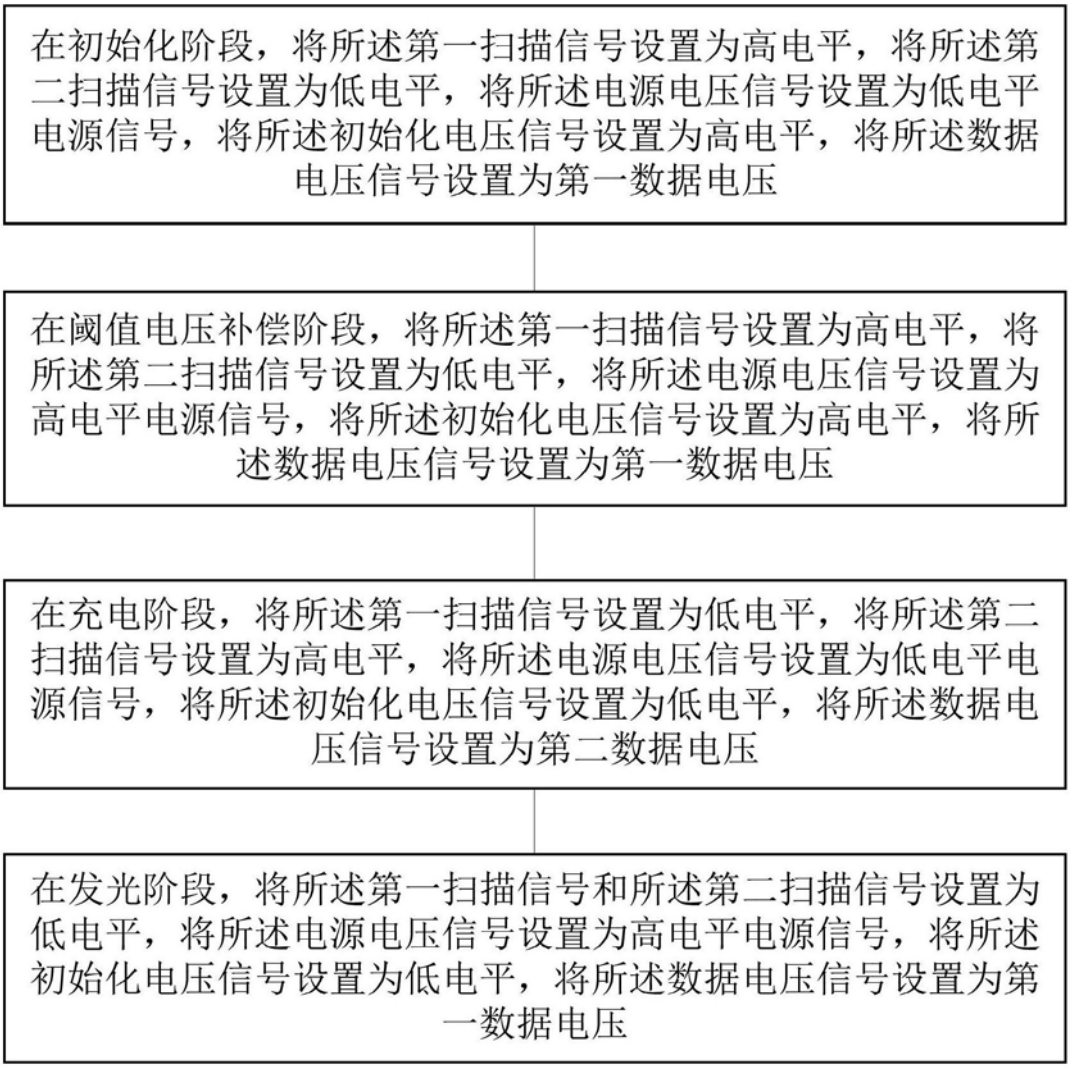

在初始化阶段，将所述第一扫描信号设置为高电平，将所述第二扫描信号设置为低电平，将所述电源电压信号设置为低电平电源信号，将所述初始化电压信号设置为高电平，将所述数据电压信号设置为第一数据电压
在阈值电压补偿阶段，将所述第一扫描信号设置为高电平，将所述第二扫描信号设置为低电平，将所述电源电压信号设置为高电平电源信号，将所述初始化电压信号设置为高电平，将所述数据电压信号设置为第一数据电压
在充电阶段，将所述第一扫描信号设置为低电平，将所述第二扫描信号设置为高电平，将所述电源电压信号设置为低电平电源信号，将所述初始化电压信号设置为低电平，将所述数据电压信号设置为第二数据电压
在发光阶段，将所述第一扫描信号和所述第二扫描信号设置为低电平，将所述电源电压信号设置为高电平电源信号，将所述初始化电压信号设置为低电平，将所述数据电压信号设置为第一数据电压

图3

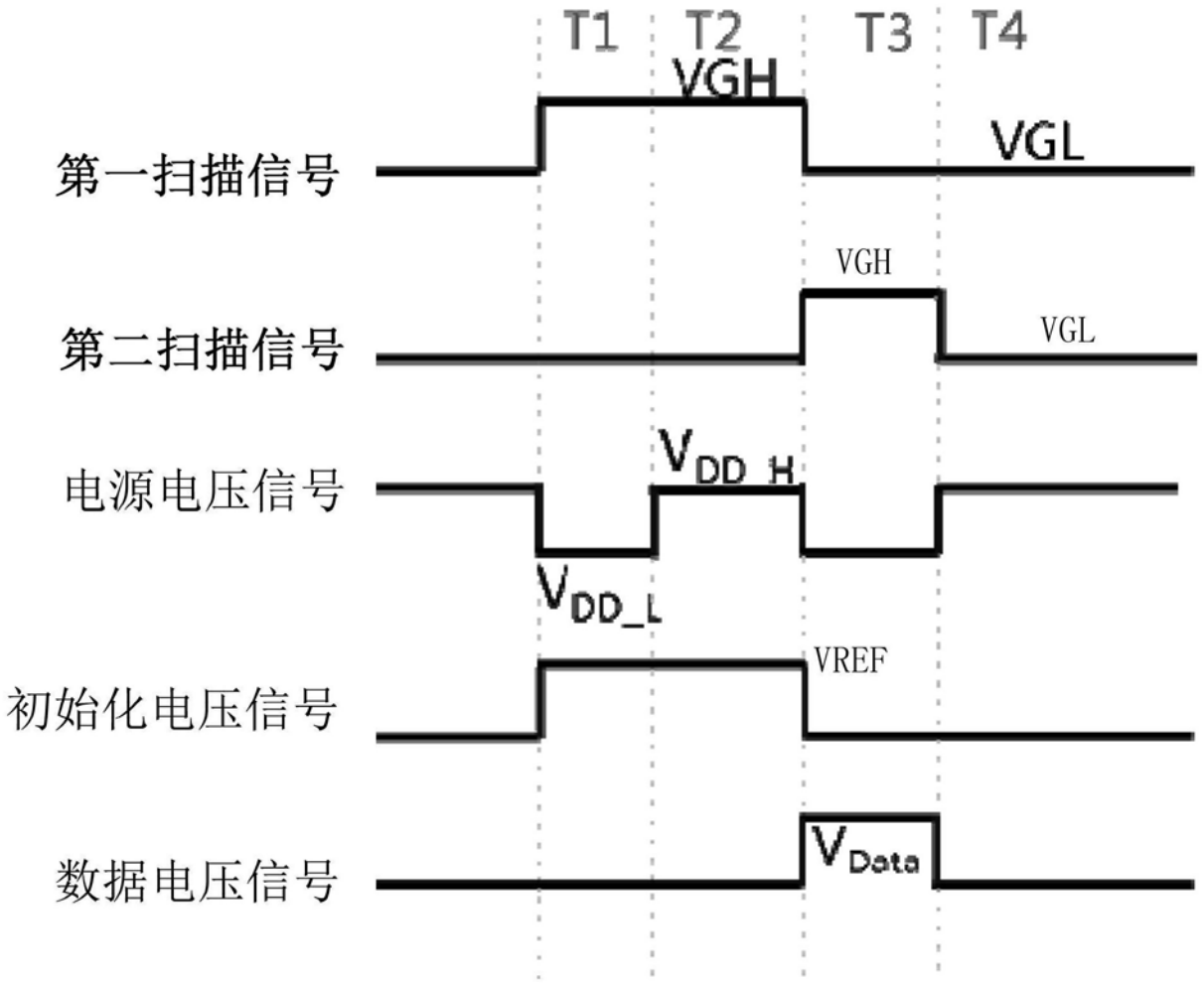

T1
T2
T3
T4
VGH
VGL
第一扫描信号
VGH
VGL
第二扫描信号
V_{DD_H}
电源电压信号
V_{DD_L}
VREF
初始化电压信号
V_{Data}
数据电压信号

图4

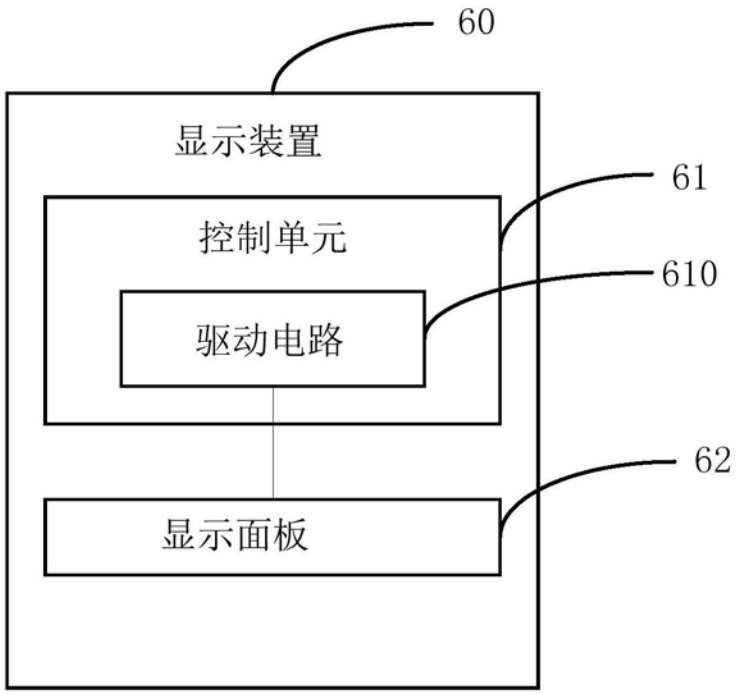
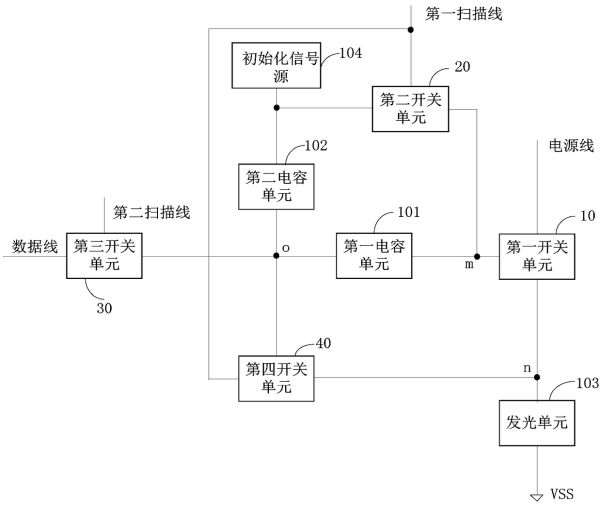


图5

专利名称(译)	一种显示面板的驱动电路、驱动方法及显示装置		
公开(公告)号	CN109461424A	公开(公告)日	2019-03-12
申请号	CN201910054254.4	申请日	2019-01-21
[标]申请(专利权)人(译)	惠科股份有限公司		
申请(专利权)人(译)	惠科股份有限公司		
当前申请(专利权)人(译)	惠科股份有限公司		
[标]发明人	吴川		
发明人	吴川		
IPC分类号	G09G3/36 G09G3/3266 G09G3/3225		
CPC分类号	G09G3/3225 G09G3/3266 G09G3/3648 G09G3/3677		
代理人(译)	高星		
外部链接	Espacenet SIPO		

摘要(译)

本申请实施例属于显示技术领域，提供了一种显示面板的驱动电路、驱动方法及显示装置，第一扫描线提供的第一扫描信号对第一开关单元和第四开关单元进行控制，第二扫描线提供的第二扫描信号通过控制第三开关单元的导通和关断对数据信号进行控制，通过初始化信号源提供初始化电压信号对驱动电路进行初始化，从而控制数据线提供的数据电压信号对第一电容单元和第二电容单元进行充电，以及电源线提供的电源电压信号对发光单元的驱动，使得流过发光单元的电流不受驱动单元的阈值电压的影响，避免了发光单元出现显示不均的问题。